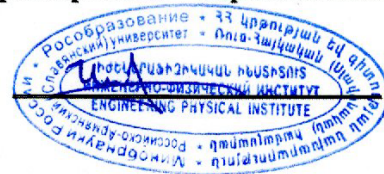


**ГОУ ВПО РОССИЙСКО-АРМЯНСКИЙ (СЛАВЯНСКИЙ)
УНИВЕРСИТЕТ**

Составлен в соответствии с
государственными требованиями к
минимуму содержания и уровню
подготовки выпускников по
направлению **11.03.03**
Конструирование и технология
электронных средств и Положением
«Об УМКД РАУ».

УТВЕРЖДАЮ:

Директор ИФИ Саркисян А.А.



21.07.2023г.

Институт: Инженерно-физический

Кафедра: Микроэлектронные схемы и системы

Автор: Джанноладов Вахтанг Арташесович

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС

Дисциплина: Б1.В.ДВ.11.02 «Верификация проектов электронных средств»

Направление: 11.03.03 «Конструирование и технология электронных средств»

ЕРЕВАН

Структура и содержание УМКД

1. Аннотация

1.1. Выписка из ФГОС ВО РФ по минимальным требованиям к дисциплине

В результате изучения дисциплины студент должен:

- **знать:** методы функционального и тестового диагностирования аппаратнопрограммных комплексов;
- **уметь:** разрабатывать систему тестового диагностирования при нисходящем проектировании электронных средств
- **владеть:** современными методиками и инструментальными средствами автоматизированного проектирования и моделирования цифровых устройств.

1.2. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

курс «Верификация проектов электронных средств» тесно взаимосвязан с такими дисциплинами специальности «Конструирование и технология электронных средств», как «Языки проектирования аппаратных средств», «Тестирование интегральных схем», «Конструирование электронных средств на базе программируемых БИС».

1.3. Требования к исходным уровням знаний, умений и навыков студентов для прохождения дисциплины (что должен знать, уметь и владеть студент для прохождения данной дисциплины)

Для прохождения данной дисциплины студент должен

- **знать:** тенденции и перспективы развития тестового и функционального диагностирования средств вычислительной техники.;
- **уметь:** выбирать оптимальные для конкретного применения цифровой системы методы диагностирования, контролепригодного проектирования на основе сравнительного анализа достоинств и недостатков существующих методов и технических требований к проектируемым средствам вычислительной техники;
- **владеть:** знаниями курсов «Электротехника и электроника», «Логическое проектирование электронных средств», «Языки проектирования аппаратных средств».

1.4. Предварительное условие для прохождения (дисциплина(ы), изучение которых является необходимой базой для освоения данной дисциплины)

Изучение данной дисциплины базируется на знании следующих дисциплин: математический анализ; теория вероятностей и статистика; информационные

технологии; электротехника и электроника; синтез и оптимизация цифровых интегральных схем.

2. Содержание

2.1. Цели и задачи дисциплины

Целью дисциплины является изучение методов и средств верификации проектов электронных средств, решение задач систематизации различных вариантов верификации.

2.2. Требования к уровню освоения содержания дисциплины (какие компетенции (знания, умения и навыки) должны быть сформированы у студента после прохождения данной дисциплины)

В результате освоения данной дисциплины у студента должны быть сформированы следующие компетенции:

общепрофессиональные компетенции (ОПК):

- способностью решать задачи анализа и расчета характеристик электрических цепей (ОПК-3)
- способностью использовать основные приемы обработки и представления экспериментальных данных (ОПК-5)

(ОК):

- способностью к самоорганизации и самообразованию (ОК-7)

2.3. Трудоемкость дисциплины и виды учебной работы (в академических часах и кредитах)

1. Объем дисциплины и виды учебной работы

Виды учебной работы	Всего, в акад. часах
1. Общая трудоемкость изучения дисциплины по семестрам, в т. ч.:	72/2 кред
1.1. Аудиторные занятия, в т. ч.:	28
1.1.1. Лекции	28
1.2. Самостоятельная работа, в т.ч.:	44
Итоговый контроль <u>Зачет</u>	

2. Распределение объема дисциплины по темам и видам учебной работы

Разделы и темы дисциплины	Всего (ак. часов)	Лекции (ак. часов)	Сам.раб. (ак. часов)
1	2	3	4
Модуль 1.			
Раздел 1. Методы построения тестов цифровых устройств	22	8	14
Тема 1.1. Основные подходы к построению тестов	7	2	5
Тема 1.2. Направленное построение тестов на основе заданной структуры	7	3	4
Тема 1.3. Задачи и методы моделирования цифровых устройств	8	3	5
Раздел 2. Контролепригодный синтез цифровых систем	14	6	8
Тема 2.1. Аппаратные методы повышения наблюдаемости	7	3	4
Тема 2.2. Методы компактного тестирования	7	3	4
Раздел 3. Особенности моделирования и контроля ЦУ на КМОП элементах	14	6	8
Тема 3.1 Алфавит моделирования КМОП структур	7	3	4
Тема 3.2 Метод Хейеса	7	3	4
Раздел 4. Построение тестов цифровых систем на начальных этапах проектирования	22	8	14
Тема 4.1. Направленное построение тестов для высокоуровневого представления системы	7	2	5
Тема 4.2. Моделирование неисправностей для VHDL-представления объекта контроля	7	3	4
Тема 4.3. Методы и аппаратура оперативного контроля	8	3	5
ИТОГО	72	28	44

2.3.3 Содержание разделов и тем дисциплины

Основные разделы:

- Методы построения тестов цифровых устройств
- Контролепригодный синтез цифровых систем
- Особенности моделирования и контроля ЦУ на КМОП элементах
- Построение тестов цифровых систем на начальных этапах проектирования

Модуль 1.

Раздел 1. Методы построения тестов цифровых устройств.

Тема 1.1. Основные подходы к построению тестов.

Постановка задачи направленного и случайного построения тестов. Конечно-автоматное представление цифрового устройства. Переход от структурного автомата к конечному. Состязания и их влияние на качество тестов.

Тема 1.2. Направленное построение тестов на основе заданной структуры.

Алгоритмический подход к построению теста. Метод активизации одномерного пути. Сингулярное покрытие. Простые d-кубы блока. D-кубы неисправностей. Метод активизации многомерного пути.

Тема 1.3. Задачи и методы моделирования цифровых устройств.

Задачи и методы моделирования цифровых устройств. Уровни проектирования и соответствующие методы моделирования. Алфавиты моделирования. Техника итерационного моделирования в двоичном алфавите. Метод простых итераций. Метод итераций Зейделя. Точность. Метод событийного моделирования. Метод Эйхельбергера

Тема 1.4. Аппаратные методы повышения наблюдаемости

Управляемость и наблюдаемость. Количественные меры. Аппаратные методы повышения наблюдаемости. Элемент памяти для технологии LSSD. Метод LSSD. Метод произвольного сканирования. Метод сканирования граничных элементов.

Тема 1.5. Методы компактного тестирования.

Метод сигнатурного анализа. Условия применения сигнатурного анализатора. Достоинства и недостатки. Точность сигнатурного анализа. Полнота контроля функциональных блоков.

Раздел 2. Особенности моделирования и контроля ЦУ на КМОП элементах.

Тема 2.1. Алфавит моделирования КМОП структур.

Особенности функционирования и тестирования структур МОП-типа. Алфавит моделирования МОП структур. Неисправности МОП-структур типа «ПЗТ»

Тема 2.2. Метод Хейеса.

Представление элементов МОП-структуры в виде моделей Хейеса. Особенности моделирования по Хейесу. Представление элементов МОП-структур СКА-моделью. Логика работы соединителя. Диаграмма Хассе. Модель транзистора в ключевом режиме. Модель транзистора в режиме аттенюатора. Логический конденсатор

Тема 2.3. Направленное построение тестов для высокоуровневого представления системы.

Метод направленного построения тестов контроля цифровых систем на уровне RTL на языке VHDL. Функции разрешения и запрета. Задача выполнимости.

Тема 2.4. Моделирование неисправностей для VHDL-представления объекта контроля.

Моделирование неисправностей цифровых систем на структурном уровне на языке VHDL. Методика построения моделей функциональных неисправностей.

Тема 2.5. Методы и аппаратура оперативного контроля.

Систематические коды. Корректирующая способность кода. Код «2из5». Аппаратура контроля. Код Хэмминга

2.4. Распределение весов по модулям и формам контроля

	Вес формы текущего контроля в результирующей оценке текущего контроля			Вес формы промежуточного контроля и результирующей оценки текущего контроля в итоговой оценке промежуточного контроля			Вес итоговых оценок промежуточных контролей в результирующей оценке промежуточного контроля	Вес оценки результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля
	M1	M2	M3	M1	M2	M3		
Вид учебной работы/контроля								
Контрольная работа			1			1		
Лабораторные работы								
Устный опрос								
Вес результирующей оценки текущего контроля в итоговых оценках промежуточных контролей								
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 2-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 3-го промежуточного контроля в результирующей оценке промежуточных контролей т.д.							1	
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля								1
Зачет(оценка итогового контроля)								
			$\Sigma = 1$			$\Sigma = 1$	$\Sigma = 1$	$\Sigma = 1$

3. Теоретический блок

3.1. Материалы по теоретической части курса

1. Верификация проектов и построение тестов контроля СБИС на уровне RTL / Л.А. Золоторевич // АиТ. – 2013. – №1. – С. 146-158.
2. Хэррис, Д.М. Цифровая схемотехника и архитектура компьютера. Второе издание / Д.М. Хэррис, С.Л.Хэррис.-Изд. Morgan Kaufman. – 2013. – 1621 с.
3. Построение тестов и верификация потоковых моделей цифровых устройств на языке VHDL Информатика. – 2012. – № 2. – С. 87-97
4. Electronic Design Automation: Synthesis, Verification, and Test. Edited by L.-T. Wang, K.-T. Cheng, Y.-W. Chang. – Elsevier.– 2009. – 934 p. Иванюк, А.А. Проектирование встраиваемых цифровых устройств и систем / А.А. Иванюк – Минск: Бестпринт, 2012. – 337 с.
5. Орлов, С.А., Цилькер, Б.Я. Организация ЭВМ и систем. Фундаментальный курс по архитектуре и структуре современных компьютерных средств. Для бакалавров и магистров. 3-е издание. Изд. «Питер». – 2015. – 688 с.
6. Таненбаум, Э., Остин, Т. Архитектура компьютера. 6-е издание. Изд. «Питер». – 2015. – 816 с.
7. Яшин, В.Н. Информатика. Аппаратные средства персонального компьютера. Изд. «Инфра-М». – 2015. – 254 с.
8. Золоторевич, Л.А. Построение моделей цифровых систем для направленного поиска тестов контроля / Л.А. Золоторевич, А. В. Ильинкова // The International Conference Computer- Aided Design of Diskrete Devices (CAD-DD'10). – Minsk. – 2010. – P. 279-286.

4. Перечень вопросов для зачета

1. Переход от структурного автомата к конечному
2. Метод событийного моделирования. Метод Эйхельбергера
3. Аппаратные методы повышения наблюдаемости
4. Условия применения сигнатурного анализатора
5. Функции разрешения и запрета
6. Методика построения моделей функциональных неисправностей
7. Систематические коды.